

μ -プロセッサ・システムによるデジタル SCR 無効電力制御回路の試作

菅 井 雅 周*

Trial Production of the Digital SCR VAR Control Circuit as the Micro Processor System.

Masahiro SUGAI

要 旨

電力系統における電力の変換，制御に革新的進歩をもたらしたサイリスタなど半導体素子は単なる電圧の調整，維持にとどまらず，フリッカ対策，長距離送電の安定度等に新たな効果が認識され実用期に入るに致った。

筆者は，定電圧送電システム運用上，重要な無効電力制御回路の μ -プロセッサ応用 SCR 制御器を試作・検討したのでここに報告する。

1. 基本動作原理

1-1 リアクトル位相制御 (1)

図 1-1 は，サイリスタ T_{h1} , T_{h2} の逆並列回路で正負各々独立して点弧可能な交流位相制御リアクトルである。

図 1-2 で点弧角 $\alpha = 90^\circ$ の時，電流は最大となり，次の半サイクル ($\alpha = 180^\circ \sim 360^\circ$) で又任意に点弧角 α を制御できる点が高速制御に適するのであるが，電流波形に図 1-3 の様な奇数次の高調波が含まれる欠点がある。

2-1 リアクトル位相制御 (2)

図 2-1 は，サイリスタ T_{h1} , T_{h2} に直列にリアクトルが対をなして挿入され図 2-2 の様に図 1-1 の X を各々 $2X$ とすると，点弧角が 180° 以内では，回路電流 i は図 1-1 の $1/2$ であるが，次の半サイクル (360° 区間) での点弧を考慮すれば両半波リアクトル電流の合成値は図 1-1 の回路電流に相当する値となる。

点弧角 α が 180° 以内であれば高調波電流が図 1-1 の $1/2$ に低減される長所がある新しい方式

であるといえる。

3-1 コンデンサ位相制御

サイリスタの点弧が前半サイクルの電流位相の制約をうけ，無駄時間を生じ，リアクトル位相制御程の高速さはない。

図 3-2 に示す様に電流波形は，正弦波のピークを含む一部分であり，リアクトル位相制御に比べると波形が鋭く，高次高調波分が多く含まれる。

4-1 リアクトル・コンデンサ並列位相制御

リアクトル位相制御では，遅れ電流の調整，コンデンサ位相制御では，進み電流の調整しかできないので，図 4-1 の様に負荷に並列に進相コンデンサを接続し，この進み電流を，同様，負荷に並列に接続された位相制御リアクトルで打消して，進みから遅れまでの調整を可能にしている。

5. 試作器の動作制御システムについて

R-L の遅れ負荷を想定し，コンデンサ電流を連続的に制御するもので位相制御としては，突入電流を防止するため L-C の共振回路にて強制消弧を可能にしている。サイリスタ T_{h1} は電源電

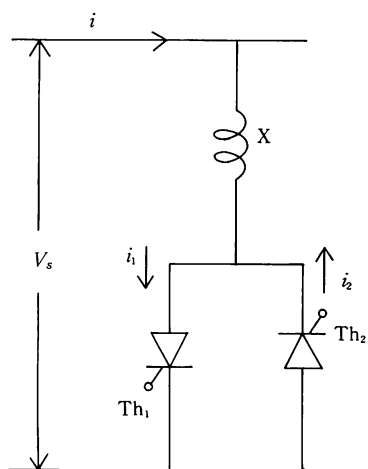


図 1-1

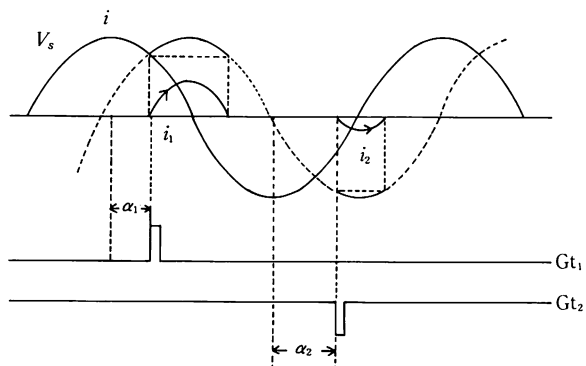


図 1-2

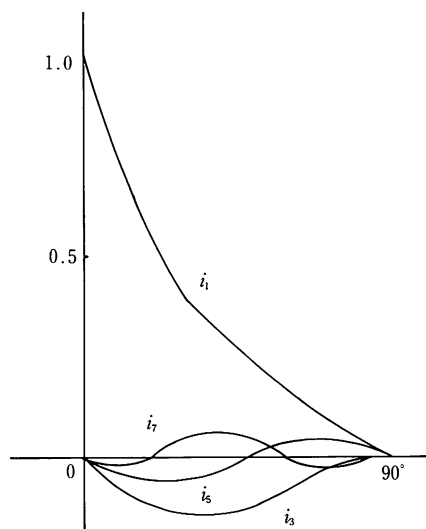


図 1-3 基本波と高調波

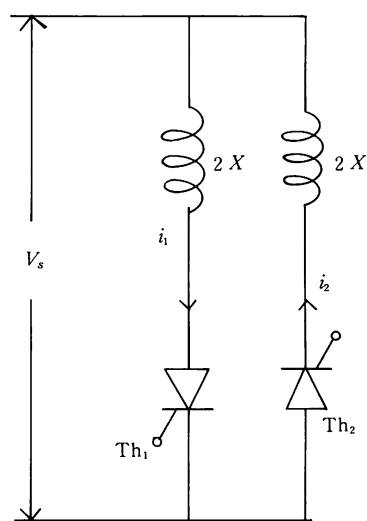


図 2-1

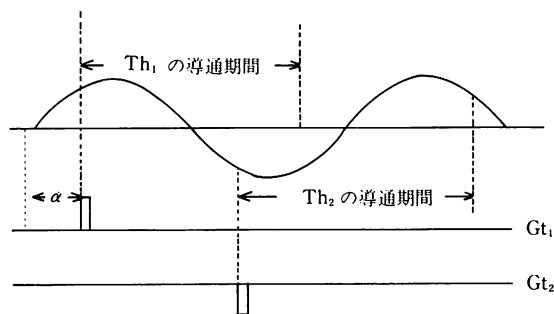


図 2-2

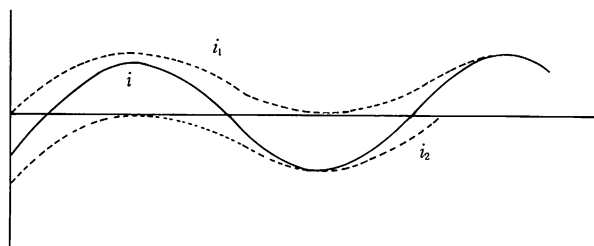


図 2-3

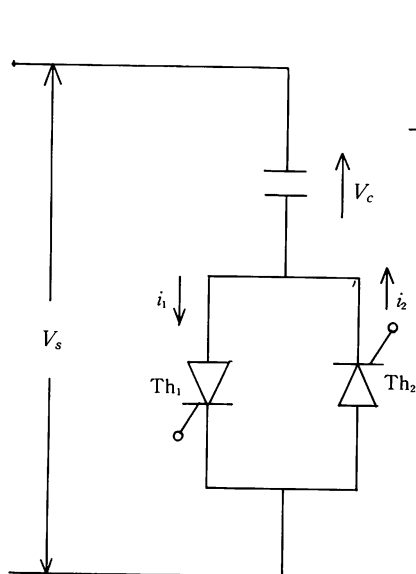


図 3-1

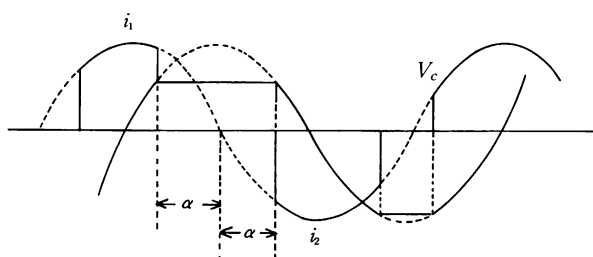


図 3-2

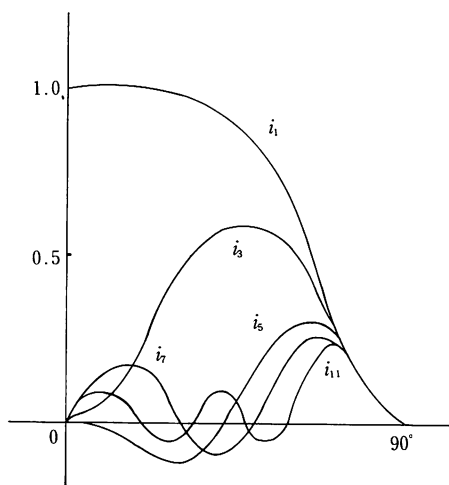


図 3-3

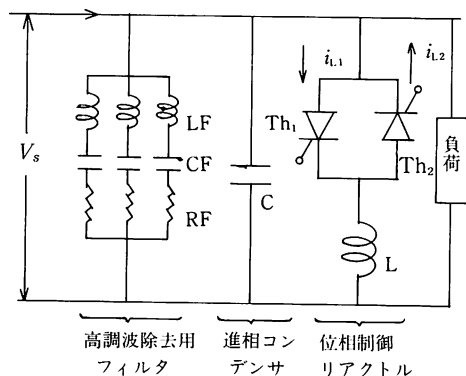


図 4-1

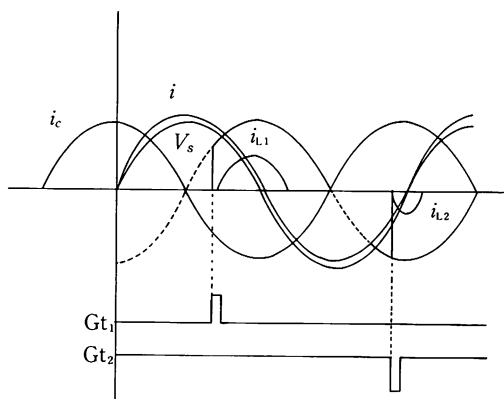


図 4-2

圧 V_s の正の 90° にて常時点弧しておくものとする。

電源電圧 V_s と回路電流 i の位相差 $\Delta \theta$ を 0 クロス回路を通して検出し、PIT 8253 なる PRÖG タイマーを介し、CPU のクロック CLK (ϕ_1) にて位相幅分のパルスを計測し、CPU (8080) 内に取り込む。

取込まれたデータ(パルス数)は、割込コントロー

ラ 8259 を介し、PID (比例、積分、微分) 制御、又は、段階制御により、点弧角 α の位相補正を行い、あらかじめ進ませている電流値を電源電圧 V_s の $180^\circ < \alpha < 360^\circ$ にて Th_2 を点弧し、前もって直流電圧 E_d にて充電してあるコンデンサ C の放電とインダクタンス L による共振回路にてエネルギーを放出し、 Th_1 を強制消弧し、進み電流 i を能動的に位相制御し、FFT (フーリエ)

Lを純抵抗とすると、

$$v_c + Ri = Ed$$

$$\text{より } v_c = Ed(1 - e^{-\frac{1}{C_o R}t})$$

$$i_c = \frac{Ed}{R} e^{-\frac{1}{C_o R}t}$$

(但し、初期条件 $v_c(t=0)=0$, $i = C_o \cdot dv_c/dt$)

なるコンデンサ電圧と充電電流が得られる。

今、コンデンサ電圧 V_c が電源電圧 E_d に等しくなったとすると $C_o - E_d - FD - TH_s - C_o$ の短絡回路が構成され、 TH_s は直ちにターン・オフ、負荷電流 i_L は $FD - (R-L) - FD$ の短絡回路へ転流する。

転流により、コンデンサ電流 i_c は瞬時に零となり、コンデンサ電圧 V_c は最初の電源電圧 E_d に充電された状態を保持する。

この状態で主サイリスタ TH_M にゲート・パルス Gt_M が与えられると負荷電流 $i_L = E_d/R$ と $C_o - TH_M - D_o - L_o - C_o$ なる短絡回路を流れる共振電流 i とが TH_M を重流する。

$$L_o \frac{d}{dt} i + \frac{1}{C_o} \int i dt = 0$$

$$\text{より } i = \sqrt{\frac{C_o}{L_o}} \cdot Ed \cdot \sin \frac{1}{\sqrt{C_o L_o}} t$$

$$v_c = \frac{1}{C_o} \int i dt = \cos \frac{1}{\sqrt{C_o L_o}} t \cdot Ed$$

(但し、初期条件 $v_c(0) = Ed$)

共振電流 i はコンデンサ電圧 V_c が極性を反転し、 $V_c = -E_d$ となった時点で零となる。

この状態で補助サイリスタ TH_s にパルスを与えると $C_o - TH_s - TH_M - C_o$ なる短絡回路が構成され、短絡電流 $i \geq i_L = E_d/R$ なる時点で主サイリスタ TH_M は直ちにターン・オフし、初期状態、即ち $E_d - C_o - TH_s - (R-L) - E_d$ なる直列回路が再び構成される。

$$Ri + \frac{1}{C_o} \int i dt = Ed$$

$$\therefore v_c = (1 - 2e^{-\frac{1}{C_o R}t}) \cdot Ed$$

$$i = \frac{2Ed}{R} e^{-\frac{1}{C_o R}t}$$

(但し、初期条件 $v_c = -Ed$)

定常状態においては、 $V_c = E_d$, $i = 0$ であり、初期状態と同じ現象に戻り、この現象が繰り返される。即ち、自然転流方式である補助サイリスタ

TH_s と主サイリスタ TH_M をコンデンサ電圧 V_c により逆バイアスすることによってターン・オフする強制転流による回路方式である。

7. 制御フローチャート (図7)

8. 制御波形 (写真)

9. 結 言

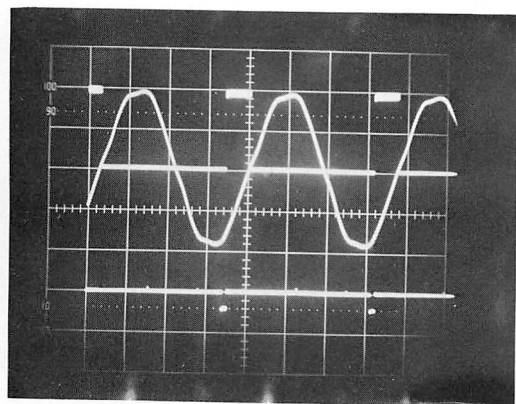
本システムは、変動負荷、例えば電動機駆動システムでの加減速、特に減速時の再生制動における電力補償装置を考慮した有効電力伝送のパターン変更等にIC技術とマイクロ・プロセッサとを駆使し極めて精度の高い、高効率でかつ速応性に富むデジタル制御システムで対応しようとするものであり、将来的には、交・直混在する電力系統での運用の要となる有効・無効電力の吸収、供給等幅広い用途での応用が可能である。

10. 謝 辞

日頃、ご指導ご鞭撻戴きます北海道大学工学部電気機器講座、伊藤雄三、新居昭雄両先生に厚くお礼申し上げます。

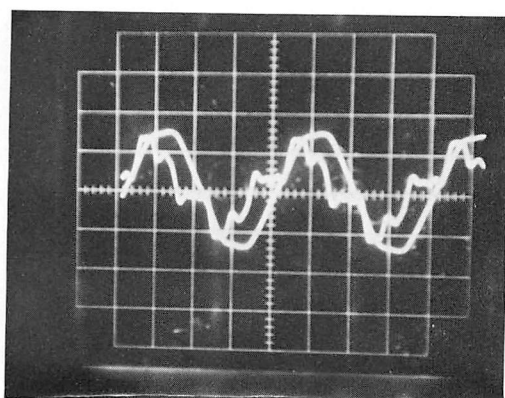
参 考 文 献

- MPU 制御による SCR 低周波電力増幅器について
'78 電気四学会 菅井
- デジタル SCR レオナード方式の開発
'81 紀要 16 号 菅井
- 無効電力・高調波対策のための電力変換技術
電気学会技術報告 (II)
- サイリスタ変換装置による無効電力の補償と制御
'80 電気四学会 森
- 小西 他
- 西台
- 杉本 他
- 沢 他
- Reactive Power Generation and Control by Thyristor Circuit
L. Gyugyi (1976)
- A New Generalized Concept for the Design of Thyristor Phase-Controlled Var Compensators
Part 1: Steady State Performance
A. E. Hammad

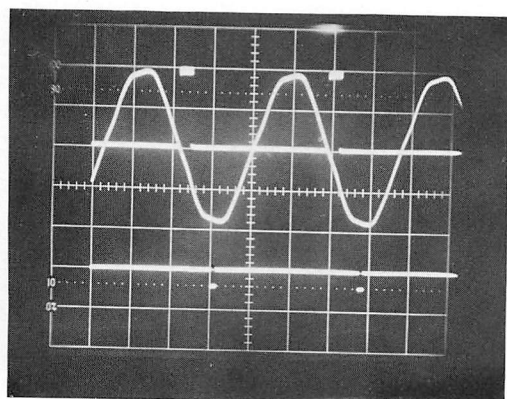


$V-(\alpha, \theta)$

$\alpha=35$ (進み)

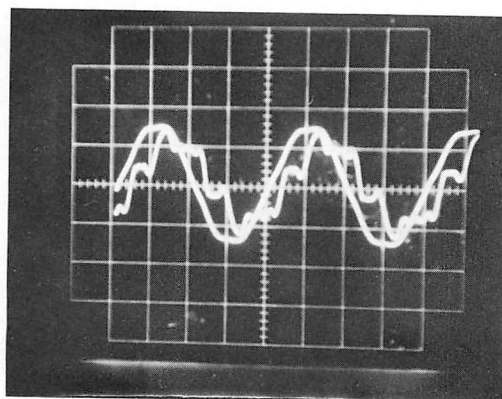


$V-I$

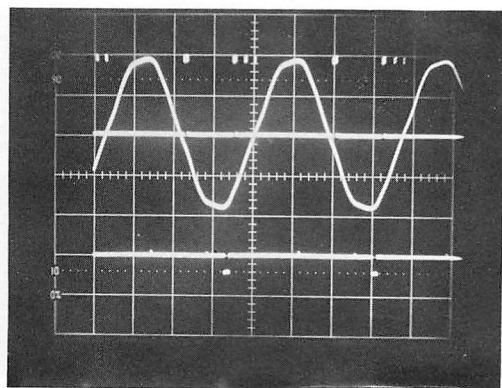


$V-(\alpha, \theta)$

$\alpha=25$ (遅れ)

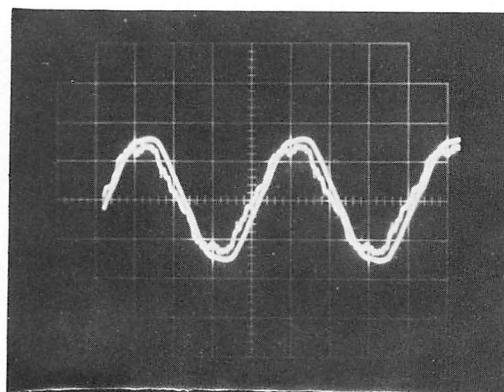


$V-I$



$V-(\alpha, \theta)$

$\alpha=31$ (制御)



$V-I$

