

三温度法およびイオン化蒸着法による InP 薄膜の作製

山 田 進*・海 藤 厚 志**
杉 村 博 樹***・半 田 直 樹****

Preparation of InP thin films by three temperature method and ionized vapor deposition

Susumu YAMADA, Atsusi KAIDO
Hiroki SUGIMURA and Naoki HANDA

Abstract

InP thin films, which is a promising material for solar cells and other devices. It has been reported that three temperature method is successful in the preparation of III-V compound semiconductor. In this paper, thin film growth of InP on quartz glass substrate by ionized vapor deposition in addition to three temperature method. By means of ionization it is concluded as follows:

- 1) The substrate temperature for good crystalline film is reduced to 500°C compared with 600°C without ionization.
- 2) The ratio of incident P₄ molecules to In atoms is lowered than three temperature method.

1. ま え が き

太陽電池材料としての InP, GaAs など III-V 族化合物半導体およびそれらを主体とした混晶は, Si には望めない多くの特長を備えている¹⁾。例えば①禁制帯幅が太陽放射スペクトルを効率よく吸収するのに適した値であること②禁制帯幅が Si より広いため高温動作が可能であること③直接遷移型の吸収を示すため吸収係数が大きく, 5 μm 程度の厚さで十分太陽光を吸収でき (これは Si の 1/10 の厚さである), これに伴って結晶粒径の大きさも数 μm あれば単結晶並の変換効率が得られること, などがあげられる。また InP の場合には放射線による劣化が少ないことも発表されている。これらの特長を有するにもかかわらず, III-V 族化合物半導体は現実の太陽電池素子としては用いられるにいたっていない。その理由はこ

れら半導体材料の単結晶が Si に比べて高価であることによる。本研究は太陽電池材料として, InP 多結晶薄膜を簡単な手段で作製することを目的に行ったものである。

化合物半導体薄膜を作製する際にはその化学量論比を保つことが必要である。通常の蒸着方法では III 族元素と V 族元素の蒸気圧の大きな違いにより, これを達成することはできない。化学量論比を保ちうる蒸着方法として三温度法²⁾が知られており, 本研究ではこの三温度法, および蒸着分子をイオン化して基板の上に堆積させるイオン化蒸着法の二つの手段により薄膜を作製した。

2. 三 温 度 法

三温度法は, In 蒸発源の温度・P 蒸発源の温度および基板温度の三か所の温度を独立に制御し, それぞれの温度を最適条件に設定することによって薄膜を得るものである。従来の研究は単結晶基板上へエピタキシャル成長させるものがほとんどであり, 実験条件もある程度知られているが, ここではあまり考慮されなかった非晶質熔融石英が

* 助手 電気工学科

** 日本電気㈱

**** 富士電機㈱

ラスを基板として、その上へ多結晶薄膜を成長させることを試みた。

Hertz-Knudsen の式などより、蒸着に必要な In, P の蒸気圧は 10^{-3} Torr $\sim 10^{-4}$ Torr が必要であることがわかる。非平衡状態で蒸発する分子の数を温度の関数として求める理論はまだないので、実験値³⁾や Clapeyron-Clausius の式を用いてるつば温度や基板温度を決めなければならない。赤燐を加熱するとともに P_4 の形で蒸発し、一方 InP からは P_2 , P_4 となって蒸発する。赤燐, $\text{InP} + P_2 + P_4$ の蒸気圧については知られていないことも多い。 10^{-2} Torr $\sim 10^{-4}$ Torr の蒸気圧を与える温度を表 1 に示す。この表より通常の蒸着速度では基板温度を 600℃ 以下にすることが望ましいことがわかる。

	10^{-2} Torr	10^{-3} Torr	10^{-4} Torr
In	947	837	747
P_4	187	157	130
$\text{InP} + P_2 + P_4$	697	644	619

表 1 各物質の温度と蒸気圧 (℃)

3. イオン化蒸着法⁴⁾⁵⁾⁶⁾⁷⁾

堆積すべき材料をイオン化して、その運動エネルギーや電荷量を利用し薄膜を得る方法で、薄膜形成時の自由度を増加させることによって、膜の電気的、機械的、光学的、結晶学的な性質を制御する可能性を持った薄膜作製方法である。通常の真空蒸着における蒸着粒子の持つエネルギーが 0.01 $\sim$ 1.0 eV なのに対し、より高いエネルギーを与えることができ、それによって低い基板温度での薄膜作製が期待できる。我々は 600℃ 前後の基板温度で薄膜を作製することを目標とした。この温度以下であると通常ガラス基板、半透明導電膜などが使用できるからである。またアルミニウムをイオン化蒸着した筆者らの実験⁹⁾によれば、薄膜の結晶粒径が増大することも確認されており、InP についても同様の効果が期待された。

4. 実験装置

三温度法、イオン化蒸着法ともに使用した装置は同一のものである。三温度法によるときはイオン化する機構を用いなかった。装置概要を図 1 に

示す。装置はステンレスで構成され、電気的な絶縁部には石英ガラスおよびアルミナを用いた。蒸発するつば材質は高純度アルミナである。

るつばから蒸発した P_4 分子はイオン化室においてその一部が電子衝撃により正にイオン化し、引出し電極に印加された負電圧により引き出され、中性 In 分子と共に基板に入射する。基板を支えるホルダー部にも負電圧が印加されている。装置全体の電位分布および、電子・イオンの軌道は電荷重畳法による数値電界計算により評価している⁹⁾。またイオン化するための電子はイオン化室中央部で約 150 eV のエネルギーを持つように電圧設定した。排気系は高真空用として油拡散ポンプ、イオンポンプ、Ti サブリメーションポンプを併用し、 5×10^{-9} Torr まで排気可能である。実験は 3×10^{-8} Torr 程度まで排気し、装置全体のガス出しをしてから行った。

蒸発源として共に純度 6 N の In, アモルファス赤燐を用い、蒸着前後のるつば重量を測定してそれぞれの蒸発重量を求めた。基板は $10 \times 10 \times 0.3$ mm の石英ガラスを用いている。るつばから基板までの距離は 10 cm である。

得られた薄膜の結晶性を評価するため X 線回折装置、X 線マイクロアナライザー (XMA)、微分干渉顕微鏡を用い、膜厚測定は多重反射干渉法によった。

5. 三温度法による InP 薄膜作製

はじめに In および P_4 についてガラス基板に対する付着確率を検討した。In については単独で基板に入射したとき、その付着確率はほぼ 1 である事を確認した。一方 P_4 は単独で基板に到達しても薄膜として堆積することはない。つまり付着確率は零である。 P_4 は In が基板上に存在してはじめて基板に取り入れられる。これは GaAs の成長時に見られる現象と共通しているが、InP を蒸着基板としたときの付着確率については実験を行っていない。

三温度法においては同時に三か所の温度を独立に制御して最適条件を見つけなければならない。しかし In と P それぞれのるつば温度は、この二つの元素の蒸発量比と置き換えて考えることが出来るので、実験を行う上で我々は In と P の蒸発量比と基板温度の二つをパラメーターとして採用し、最適条件を見いだすことにした。蒸着時間は 30 $\sim$ 40 分である。

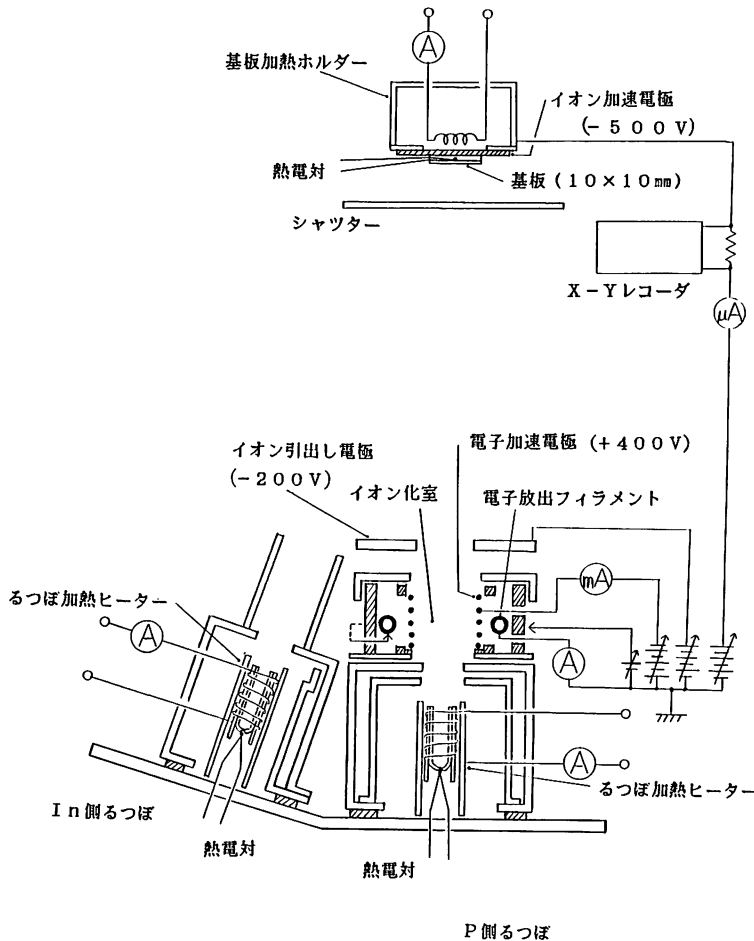


図1 三温度法およびイオン化蒸着装置概略図

5-1 基板温度と膜質

まず基板温度の最適条件を見いだす実験をおこなった。一般に薄膜作製における基板温度は高いほうが表面移動度も大きくなり、膜質も改善されるが、デバイス作製という観点からみると、より低温における作製が望ましい。InPは融点に達する前に解離が起こり、化学量論的組成からのずれが起こる。(InPの融点は 1335 ± 1 Kであり、そのときの解離圧は、27.5 atmである¹⁰⁾)

まず基板温度を50~700℃までのあいだで8通りに変化させ、蒸着実験を行った。蒸発分子数比は $\text{In}:\text{P}_4 = 1:10$ とした。その結果基板温度400℃以下ではInP組成の膜は形成されず、500~700℃のときに(111)方向に強い配向をもつInPの薄膜を得た。結果を図2に示す。X線回折においてはなんらピークの観測されなかった低基板温度の膜もXMAによるとInとPが存在してい

ることから、非晶質状態のInPが形成されていることがわかる。この結果より600℃付近の条件が最良であると判断した。700℃の基板温度では各ピーク値の減少がみられ、これは両分子の付着確率が下がるか、形成されたInPの解離が起こるためと思われる。なおこの実験では蒸着時間を40分に統一しておこなったが、膜厚には大きな差がでた。その結果を図3に示す。50~400℃の間では基板温度の上昇と共に膜厚が減少しているが、500~700℃の温度範囲ではほぼ膜厚は一定となっていることがわかる。このことはIn原子の基板からの脱離がかなりの割合になることを示しており、同時にP原子の脱離も起こっているものと考えなければならない。このような状態でなければInP結晶が形成されないことを考えると、ガラス基板上におけるInとPの反応においては高い活性化エネルギーと表面移動度が必要であることが

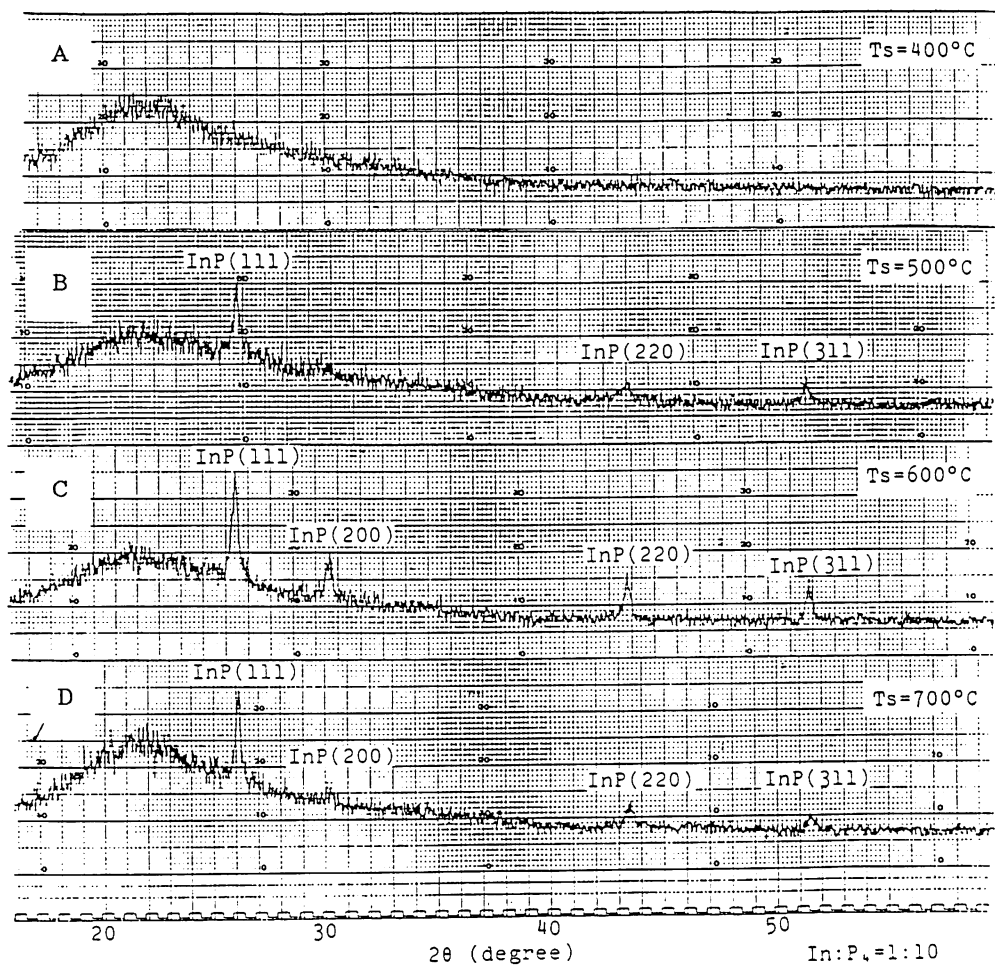


図2 基板温度の変化に対する、薄膜のX線回折結果(三温度法)(蒸発分子比 $\text{In}:\text{P}_4=1:10$)

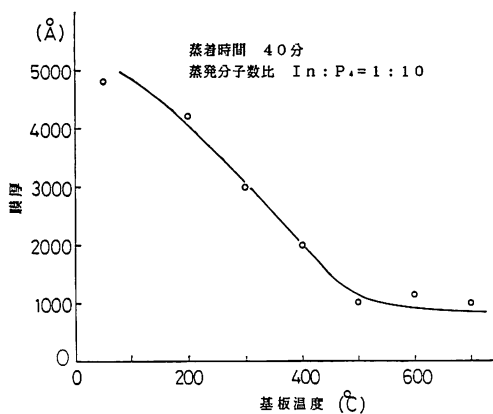


図3 基板温度の変化に対する膜厚変化

わかる。

5-2 入射分子数比と膜質

次に基板温度を 600°C に固定して、 In と P_4 の分子数比を $1:20 \sim 10:1$ まで変化させた実験を行った。結果の一部を図4に示す。これより $\text{In}:\text{P}_4=1:1$ 程度のとき最良の薄膜を得ることがわかった。またこの条件における InP の (111) ピークは先に述べた $\text{In}:\text{P}_4=1:10$ の場合に比べてピーク値、半値幅とも大きく改善され、膜の結晶性が良くなったことがわかる。 $\text{In}:\text{P}_4=1:10$ として非晶質状態の膜が形成された基板温度 400°C の場合でも $\text{In}:\text{P}_4=1:1$ と設定した場合には InP 多結晶薄膜を得ることが出来た。しかし結晶性は基板温度 600°C のものには及ばなかった。

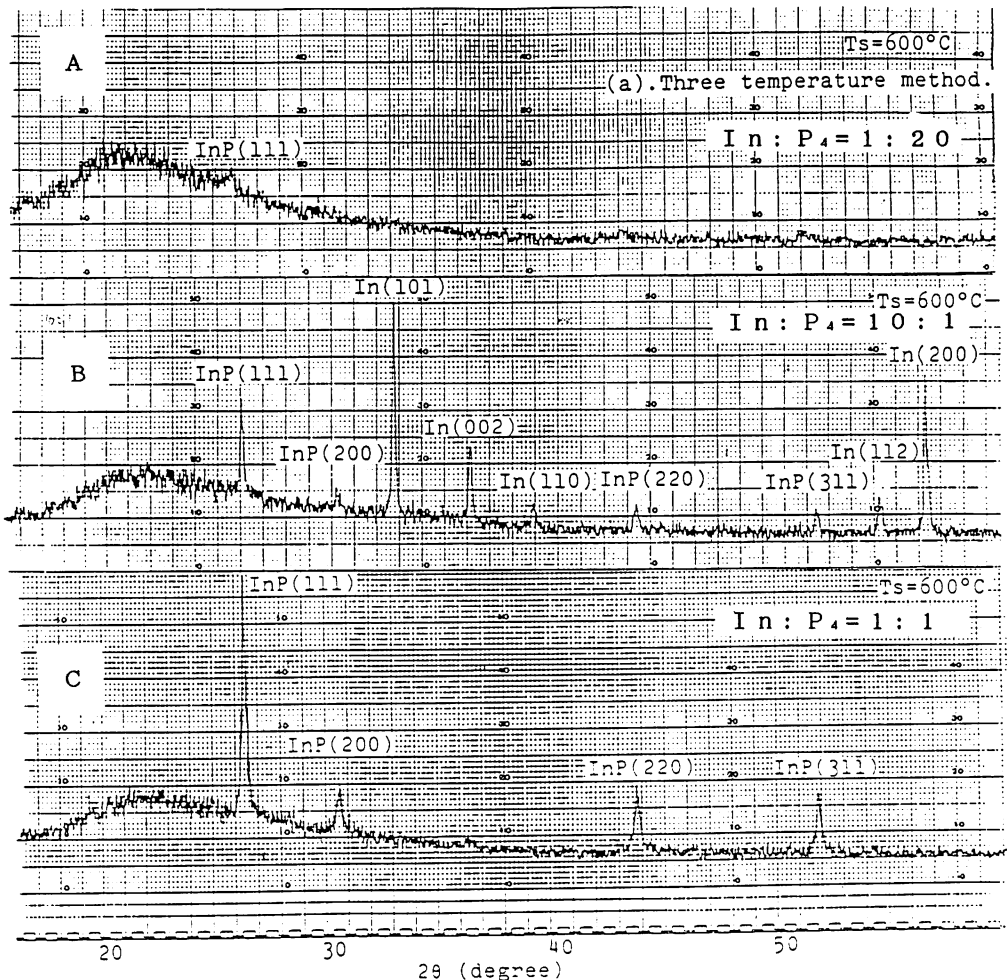


図4 蒸発分子数比を変化させたときの薄膜のX線回折結果(三温度法)(基板 600°C)

以上のように熔融石英ガラスを基板として多結晶 InP を成長させる場合の最適条件は、基板温度 600°C, $\text{In}:\text{P}_4 = 1:1$ の分子数比付近であることがわかった。この時の膜堆積速度は約 3 Å/sec である。次に蒸発量比と膜厚の関係を検討するため、それぞれの蒸発量を変えたときの InP 膜厚変化をしらべた。結果を図5に示す。In と P_4 の分子量はそれぞれ 114.8, 123.9 であるのでこの重量比は入射分子数比にほぼ等しい。図で分かるように膜厚は蒸発 In 量に左右され、In に対する P_4 の蒸発割合が変化してもあまり影響を受けない。ここで横軸に示す蒸発量はるつばの全重量減少分であり、実際に基板に入射する分子割合とほぼ比例するであろうと考えられる。

次に In と P_4 の蒸発分子数比 P_4/In を 2 つのグループ (0.9~1.5 および 2.0~5.0) に分け、In の

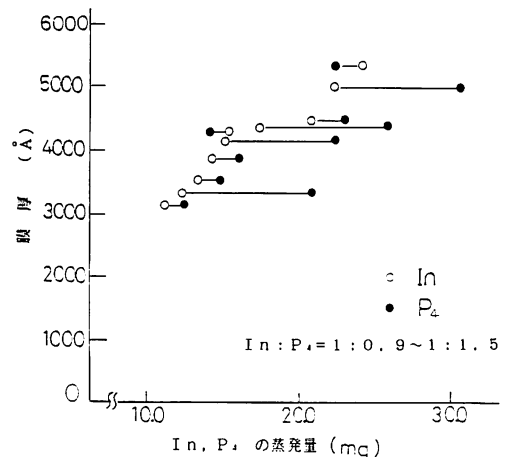


図5 蒸発分子重量と膜厚の関係(基板温度 600°C)

蒸発量に対する膜厚の関係を測定した結果を図6に示す。図より P_4/In の分子数比が小さいときの方が堆積速度が上がり、制御性が良いことが分かる。 P_4 が基板に取り込まれて InP 分子となるかどうかはまったく In 原子の存在に依するわけであり、 P_4 分子数の大小に関係しないと予想される

が、実際は P_4 分子が過剰に存在すると In 原子が基板に付着する妨げとなる。基板周辺での真空度は測定できなかったが、 P_4 分子の蒸気圧が高くなることによって平均自由行程が短くなることが原因ではないと思われる。

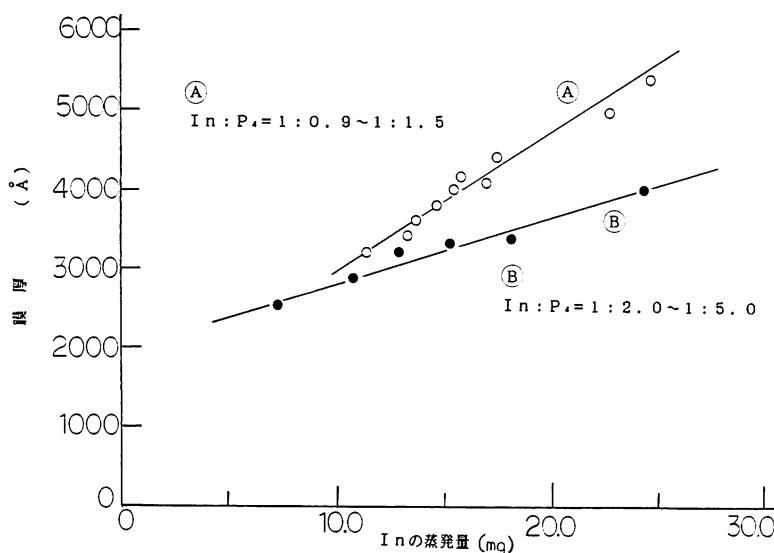


図6 蒸発 In 量と膜厚の関係 (基板温度 $600^{\circ}C$)

6. イオン化蒸着による InP 薄膜作製

イオン化蒸着は図1に示したような電圧を各電極に印加しておこなった。イオン化のための電子電流は約 40 mA, P_4 のイオン化率は 5% 前後である。イオン電流は蒸着中常に減少する傾向を示した。

図7に基板温度を $500^{\circ}C$, $600^{\circ}C$ としたときの薄膜 X 線回折結果を示す。ここで蒸発分子数比は $In:P_4 = 1:1$ とした。基板温度の高い方がよい結果を示している。さらに基板温度 $500^{\circ}C$ の場合でも、三温度法における基板温度 $600^{\circ}C$ の場合よりも結晶性が改善されていることがわかる。このことより非晶質基板の場合でも、イオン化することによって基板温度を低く抑えることが可能であることがわかった。また半値幅が小さくなっていることより、結晶粒径の増大もおこっていることが確認された。

さらに蒸発量比を $In:P = 1:0.6$ としてイオン化蒸着した結果を図8に示す。ピーク値、半値幅とも改善され、膜の結晶性が向上したことがわ

かる。微分干渉顕微鏡による観察では結晶粒径の大きさの確認は出来なかったが、X 線回折のデータから $1\ \mu m$ 以下であろうと推定している。

以上述べたように、イオン化蒸着することによって薄膜の結晶性は改善され、基板温度を低く抑えることが確認された。これはイオンの持つエネルギーが基板上で各原子に配分される結果、表面移動度が増大することや In と P の反応が促進されることなどによるものである。このことは InP の場合、堆積速度の向上にもつながることであり、意義は大きいと思われる。イオン化蒸着の場合の最適条件は三温度法と一致しないが、より P_4 の割合を少なくすることができ、より清浄な環境での蒸着が可能となった。

7. あ と が き

石英ガラスを基板とした多結晶 InP 薄膜を作製する場合、イオン化蒸着が有効な手段であることを示した。結晶粒径の増大と蒸着速度の向上が残された課題である。またイオン電流が蒸着中

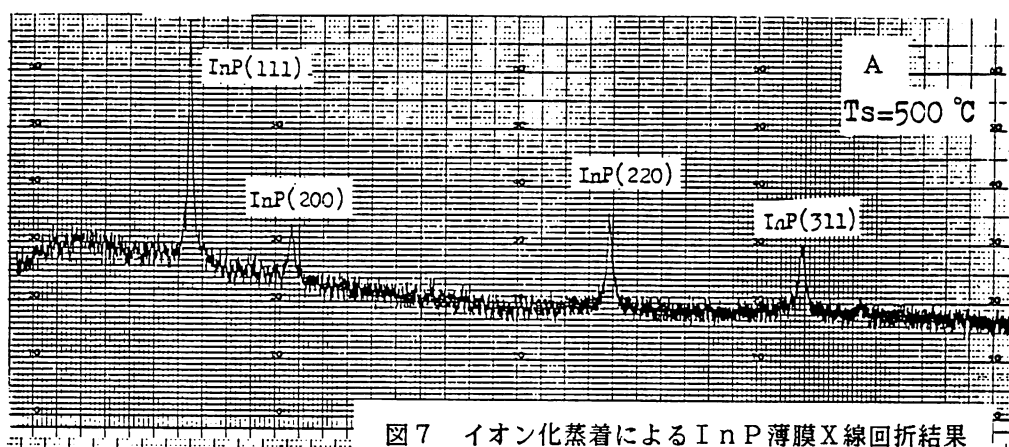


図7 イオン化蒸着による InP 薄膜 X 線回折結果

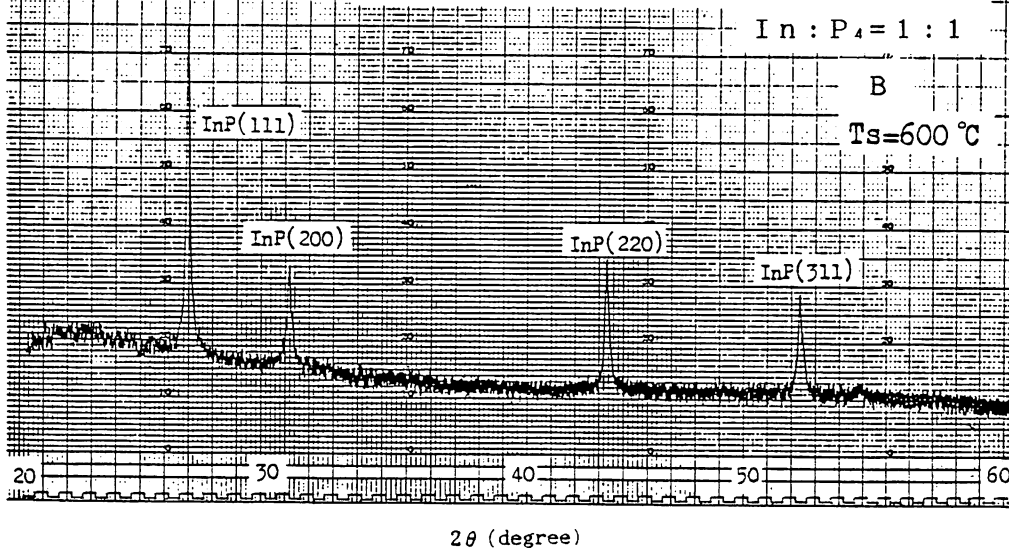
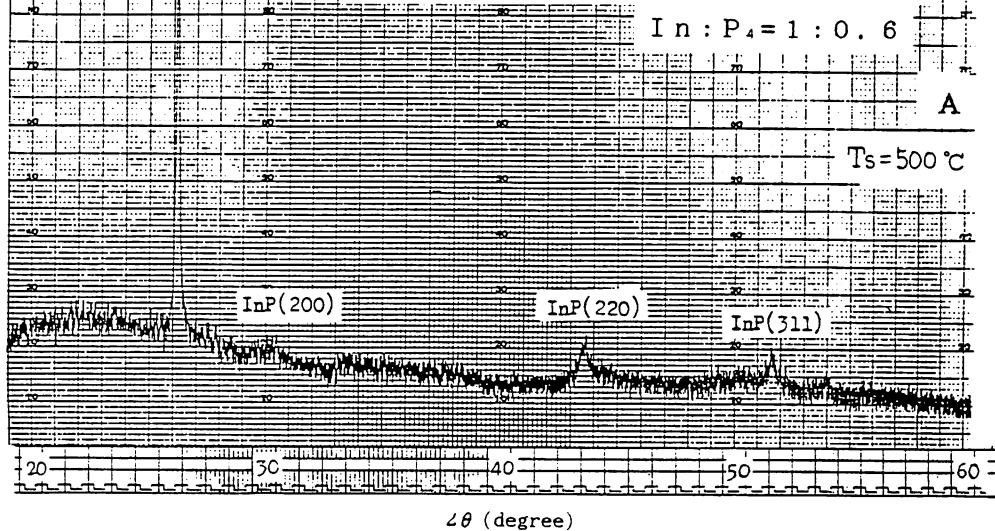


図8 イオン化蒸着による InP 薄膜 X 線回折結果



徐々に減少する点について、基板のチャージアップや基板加熱装置からの漏れ電流など検討したが、いずれも原因とは認められず、現在未解決の状態である。今後はクラスターイオンビーム蒸着などの考えを取り入れた手段を考えていきたい。

本研究をまとめるにあたり、日頃御指導をいただき、また実験装置などを使用させていただいている室蘭工大電子工学科野村 滋教授、南条 淳二助教授および電子回路講座の皆様に感謝致します。

参 考 文 献

- 1) たとえば、高橋 清・浜川 圭弘・後川 昭雄
編著：太陽光発電，（森北出版）
- 2) 金原 繁・藤原 英夫著：薄膜，（裳華房）
- 3) Honing, RCA Rev., 18, 195-204, (1957)
- 4) T. Ota, "Epitaxial Growth of Compound Semiconductor by Ionized Vapor Deposition", (ISIAT 82)
- 5) S. Aisenberg and R. Chabot, J. Appl. Phys. 42, 2953 (1971)
- 6) T. Takagi, K. Matsubara and H. Takaoka, J. Appl. Phys. 51, 5419 (1980)
- 7) N. matsunaga, T. Suzuki and K. Takahasi, J. Appl. Phys. 49, 5710 (1978)
- 8) 山田・塚田・福井他，第19回応用物理学会北支部講演集B-30（1984）
- 9) 河野 照哉・宅間 薫：数値電界計算法（コロナ社）
- 10) K. J. Bachmann and E. Buehler, J. Electrochem. Soc. vol 121, No 6 (1974)

（昭和62年11月30日受理）