ＣＴＬの立上りと等価回路定数

金　野　靖　英*

The Transistor Parameters and the Rise Time of CTL

YASUHIDE KONNO

要　旨

ＩＣが脚光をあびている現在，その応用分野である論理回路においては，種々の回路が実用化されている。ＣＴＬはその高速性ゆえに注目をあつめているが，本稿では，その基本回路について，回路行列式により，等価回路定数と立上り時間の関係を理論的に導き，トランジスタのベース側に直列抵抗を補うことにより，立上り時間が改善されることが得られたので報告する。

Synopsis

At present, IC is being highlighted, and its application to the logical circuit has shown rapid progress. In such a stage, CTL has aroused much attention on account of its high-speed character.

In this paper, it is reported that the rise time is found possible to be shortened with the series resistance which is connected to the base of the transistor, examining the theoretical relation between the transistor parameters and the rise time of CTL by means of the circuit determinant applied to the CTL fundamental circuit.

1. まえがき

ＣＴＬ (Complementary Transistor Logic) は，ＰＮＰトランジスタのエミッタ結合回路によってＡＮＤ論理を構成し，ＮＰＮトランジスタのエミッタ結合回路でＯＲ論理を構成した回路である。この回路はエミッタホロワのみで構成されており，不飽和状態で使用され，かつ論理レベルの再生増巾を行なわないので，信号の遅延が少なく，伝達遅延時間は 2.7～4 ns といわれている。しかしエミッタホロワでは電圧利得がないので，ある段数を通過後には増巾を行なう必要がある。製品化されたものとしては Fairchild 社の CTμL などが有名である。

本稿ではＣＴＬの基本回路について，その回路行列式を検討し，その立上り時間と等価回路定数との関係を導き，ＣＴＬの立上り時間の改善についての理論的な考察を行なったので報告する。

2. 回路行列式と立上り時間

一般に，電子回路の立上り時間は，その回路行列式を解くことによって求められるが，近似的には行列式の低次の係数がわかれば求めることができる。

いま，回路行列式をｎ次方程式とし

$$\triangle = H(1+b_1p+b_2p^2+\cdots\cdots\cdots\cdots+b_np^n) \qquad (1)$$

ただしHは定数，b_1, b_2,……b_n は正の実数

とすれば，立上り時間τを，近似的に，

$$\tau = \sqrt{\frac{1}{P_1^2}+\frac{1}{P_2^2}+\cdots\cdots\cdots+\frac{1}{P_n^2}} \quad (P_1,\ P_2,\cdots\cdots P_n \text{ は}\triangle\text{の根})$$

とおくと

$$\tau = \sqrt{\left(\sum_{i=1}^{n} Pi\right)^2 - 2\sum_{i=j+1}^{n}\sum_{j=1}^{n}\frac{1}{PiPj}}$$

$$= \sqrt{b_1^2 - 2b_2} \qquad (2)$$

* 助手　電気工学科

となり，n次方程式の1次と2次の係数のみで求められる。

また，$|P_1| \ll |P_2| \leq |P_3| \leq \cdots\cdots$の時，dominant zero の条件が成立するといい，$b_1^2 > 6\,b_2$ (1) (2) なら，立上り時間は

$$\tau = b_1 - \frac{b_2}{b_1} \tag{3}$$

によって求められる。

ＣＴＬは，実際には，図1に示すような回路構成であるが，これから図2のような基本回路をとり出して検討することとする。

スイッチングの時は能動領域で動作するから等価回路は図3のようになる。

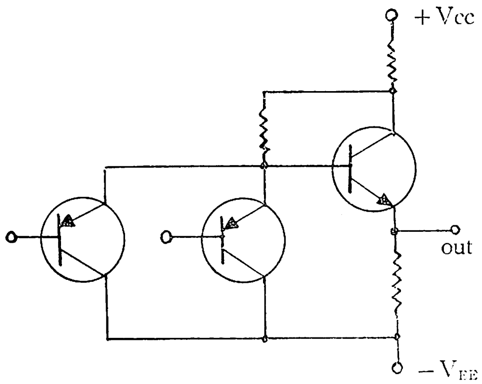

図1　C　T　L

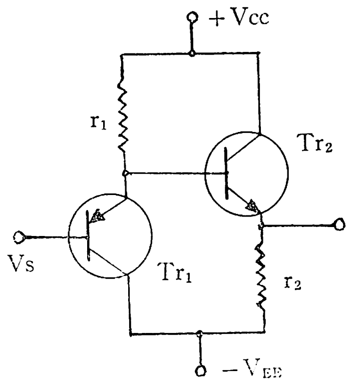

図2　基本図路

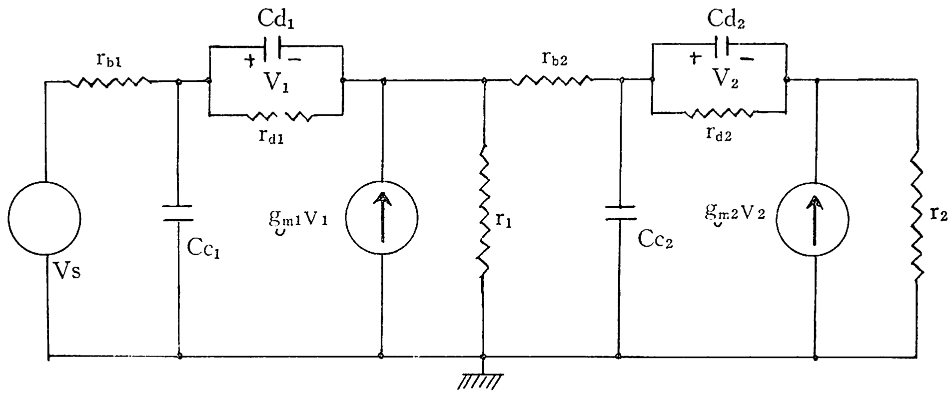

図3　等　価　回　路 (1)

簡単化のために，Tr_1，Tr_2 の等価回路定数を相等しいものとすると，回路行列式は4次になり，

$$\triangle = H(1 + b_1 p + b_2 p^2 + b_3 p^3 + b_4 p^4)$$

となる。立上り時間は，b_1，b_2 のみによって決定されるから，b_1，b_2 を求めると

$$b_1 = \frac{ACc + BCd}{C}, \qquad b_2 = \frac{DCc^2 + ECd^2 + FCcCd}{C} \tag{4}$$

$$\because A = \{\, g_b(g_m + g_d + g_2) + g_2 g_d\} \ (g_m + g_d + g_1)$$
$$+ \{g_b(g_m + g_d) + (g_b + g_1)\ (g_b + g_d)\} \ (g_m + g_d + g_2) + g_b g_d g_2$$

$$B=\{g_b(g_m+g_d+g_2)+g_2g_d\}(g_b+g_1)+\{g_b(g_m+g_d+g_1)+g_1g_d\}(g_b+g_2)+g_bg_2(g_b+2g_d)$$
$$C=\{g_b(g_m+g_d+g_1)+g_1g_d\}\{g_b(g_m+g_d+g_2)+g_2g_d\}+g_bg_dg_2(g_b+g_d)$$
$$D=(g_m+g_d+g_2)(g_m+g_d+g_1+g_b)$$
$$E=(g_b+g_1)(g_b+g_2)+g_bg_2$$
$$F=(g_m+g_d+g_1)(g_b+g_2)+(g_m+g_d+g_2)(3g_b+g_1)+(g_b+g_d)(g_b+g_1+g_2)+g_b(g_m+g_d)$$

ただし $r_b=\dfrac{1}{g_b}$，$r_d=\dfrac{1}{g_d}$，$r_1=\dfrac{1}{g_1}$，$r_2=\dfrac{1}{g_2}$

これは，等価回路からも明らかなように，根が近接しているので dominant zero の条件が成立しない。したがって立上り時間は(4)を(2)へ代入して得られる。

3. 立上り時間と等価回路定数の関係

r_1，r_2 を等価回路定数に比して，充分大きな値に選ぶと，(4)においては，g_1，g_2 は無視することができるから(4)は次のようになる。

$$\begin{aligned}
A&=(g_m+g_d)\{2g_b(g_m+\tfrac{3}{2}g_d)+g_b^2\}\\
B&=2g_b^2(g_m+g_d)\\
C&=g_b^2(g_m+g_d)^2\\
D&=(g_m+g_d)(g_m+g_d+g_b)\\
E&=g_b^2\\
F&=4g_b(g_m+g_d)+g_b(g_m+2g_d)+g_b^2
\end{aligned}\tag{5}$$

トランジスタの等価回路定数の間には，$g_m \gg g_d$ なる関係があるから，(5)はさらに簡略化され

$$A=g_b\,g_m(g_b+2g_m) \qquad B=2g_b^2g_m$$
$$C=g_b^2g_m^2 \qquad D=g_m(g_m+g_b)$$
$$E=g_b^2 \qquad F=5g_bg_m+g_b^2$$

となり

$$b_1=\frac{(g_b+2g_m)Cc+2g_bCd}{g_bg_m}$$
$$b_2=\frac{g_m(g_b+g_m)Cc^2+g_bCd^2+g_b(g_b+5g_m)CcCd}{g_b^2g_m^2}$$

となる。したがってこの場合の立上り時間は

$$\tau=\sqrt{2\left(\frac{Cd}{g_b}-\frac{1}{2}\cdot\frac{Cd-Cc}{g_m}\right)^2+\frac{3}{2}\cdot\frac{Cd^2}{g_m^2}+\frac{1}{2}\cdot\frac{Cc^2}{g_m^2}+3\frac{CcCd}{g_m^2}}\tag{6}$$

によって求められ

$$r_b=\frac{1}{g_b}=\frac{1}{2}\cdot\frac{Cd-Cc}{g_mCc}\tag{7}$$

の時，最小条件が満足され，最小値は

$$\tau=\frac{1}{g_m}\sqrt{\frac{3}{2}Cd^2+\frac{1}{2}Cc^2+3CcCd}\tag{8}$$

となる。

ここで r_b のみを r_{b1} と r_{b2} とにわけ，$g_1=g_2=g_d=0$ とすると，等価回路は 図4 のようになるから

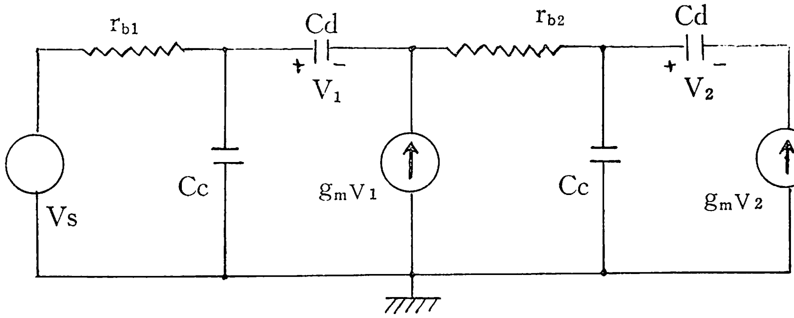

図4　等　価　回　路（2）

回路行列式より，b_1，b_2 を求めると

$$b_1=\left(\frac{1}{g_m}+\frac{1}{g_{b1}}+\frac{1}{g_{b2}}\right)Cc+\frac{2}{g_m}Cd$$

$$b_2=\frac{1}{g_{b1}}\left(\frac{1}{g_m}+\frac{1}{g_{b2}}\right)Cc^2+\frac{1}{{g_m}^2}Cd^2+\frac{1}{g_m}\left(\frac{1}{g_m}+\frac{3}{g_{b1}}+\frac{2}{g_{b2}}\right)CcCd$$

となり

$$\tau=\sqrt{\left(\frac{Cc}{g_{b1}}-\frac{Cd}{g_m}\right)^2+\left(\frac{1}{g_{b2}}+\frac{1}{g_m}\right)^2Cc^2+\frac{Cd^2}{{g_m}^2}+2\frac{CcCd}{{g_m}^2}} \tag{9}$$

となる。

$$r_{b1}=\frac{1}{g_{b1}}=\frac{Cd}{g_mCc} \tag{10}$$

の時，(9)は最小になり，最小値は

$$\tau=\sqrt{\left(\frac{1}{g_{b2}}+\frac{1}{g_m}\right)^2Cc^2+\frac{Cd^2}{g_m}+2\frac{CcCd}{{g_m}^2}} \tag{11}$$

となる。この場合，立上り時間を改善するには，回路定数の間に（10）なる関係が成り立つように r_{b1} を選ぶ（不足ならば直列抵抗で補う）と同時に g_m が大で，r_{b2}，Cc，Cd の小なるトランジスタを選ぶことである。[3]

4．等価回路定数が相等しくない時の立上り時間

Tr_1，Tr_2 の等価回路定数が等しくなく，r_1，r_2 が大きく，$g_m \gg g_d$ の成り立つ時には，等価回路は図5のようになる。

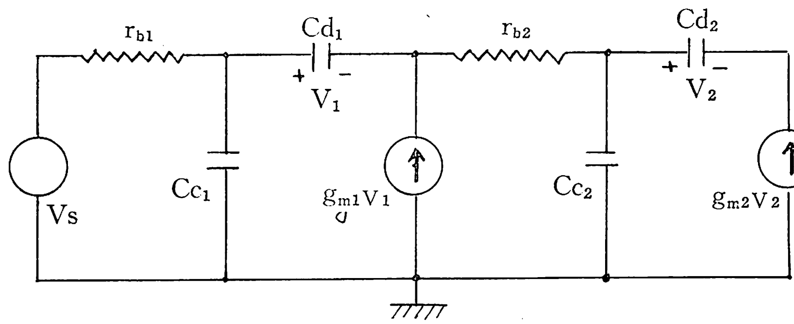

図5　等　価　回　路（3）

この回路行列式より，b_1，b_2 を求めると

$$b_1=\left(\frac{1}{g_{m1}}+\frac{1}{g_{b1}}\right)Cc_1+\frac{1}{g_{b2}}Cc_2+\frac{1}{g_{m1}}Cd_1+\frac{1}{g_{m2}}Cd_2$$

$$b_2=\frac{1}{g_{b1}}\left(\frac{1}{g_{m1}}+\frac{1}{gb_2}\right)Cc_1Cc_2+\frac{1}{g_{m1}g_{b1}}Cc_1Cc_1+\frac{1}{g_{m2}g_{b1}}Cc_1Cd_2$$

$$+\frac{1}{g_{m1}}\ \frac{1}{g_{b1}}+\frac{1}{g_{b2}}\Bigr)Cc_2Cd_1+\frac{1}{g_{m2}}\left(\frac{1}{g_{m1}}+\frac{1}{g_{b2}}\right)Cc_2Cd_1+\frac{1}{g_{m1}\,g_{m2}}Cd_1Cd_2$$

となり，立上り時間は，

$$\tau=\sqrt{\left(\frac{Cc_1}{g_{b1}}-\frac{Cc_2\,Cd_2}{g_{m1}\,Cc_1}\right)^2+\left(\frac{Cc_1}{g_{m1}}\right)^2+\left(\frac{Cc_2}{g_{b2}}\right)^2+\left(\frac{Cd_2}{g_{m2}}\right)^2-\left(\frac{Cc_2Cd_1}{g_{m1}Cc_1}\right)^2+2\frac{Cc_2^2}{g_{m1}g_{b2}}+2\frac{Cc_2\,Cd_1}{g_{m1}^2}} \qquad (12)$$

となり

$$r_{b1}=\frac{1}{g_{b1}}=\frac{Cc_2Cd_1}{g_{m1}\,Cc_1^2} \qquad (13)$$

の時，(12)は最小となり，最小値は

$$\tau=\sqrt{\left(\frac{Cc_1}{g_{m1}}\right)^2+\left(\frac{Cc_2}{g_{b2}}\right)^2+\left(\frac{Cd_2}{g_{m2}}\right)^2-\left(\frac{Cc_2\,Cd_1}{g_{m1}Cc_1}\right)^2+2\frac{Cc_2^2}{g_{m1}g_{b2}}+2\frac{Cc_2Cd_1}{g_{m1}^{\ 2}}} \qquad (14)$$

となる。(13)を満足するように等価回路定数を選定し，r_{b1} については Tr_1 のベース側に直列抵抗を補うことによって立上り時間は改善される。又，(14)からも明らかなように，r_{b2}，Cc_1，Cc_2，Cd_1，Cd_2 は小なるほど，g_{m1}，g_{m2} は大なるほど立上り時間は短かい。

5. 計　算　例

シリコントランジスタの等価回路定数の代表的数値は次のようである。

$Cc=5pF$,　$Cd=100pF$,　$r_b=50\Omega$　$r_d=250\Omega$,　$g_m=0.2℧$

$r_1=1K\Omega$,　$r_2=2K\Omega$ とすると，(4)は

$\tau=6.74\times10^{-10}$

(7)，(8)は　　$r_b=47.5\Omega$,　$\tau=6.45\times10^{-10}$

(10)，(11)は　　$r_{b1}=100\Omega$,　$\tau=5.91\times10^{-10}$

となる。

6. む　す　び

以上ＣＴＬの基本回路について，立上り時間と等価回路定数の関係について検討したわけであるが，その関係はそれぞれ，(6)，(9)，(12)であらわされる。

Tr_1 と Tr_2 が相等しい場合においては，等価回路定数 g_m が大で，r_b，Cc，Cd が小なるトランジスタを選ぶと同時に，(10)を満足するように Tr_1 の ベース側に直列抵抗を補うことによって，立上り時間は改善される。

また Tr_1, Tr_2 が相等しくない場合においては等価回路定数，g_{m1}，g_{m2} が大で，他が小なるトランジスタを選ぶと同時に，(13)を満足するように，Tr_1 のベース側に 直列抵抗を補えば，立上り時間は改善される。今後の課題としては，理論的に得られたこの関係を実験によって確めることであるが，これにについては，次回に報告する予定である。

おわりに，いろいろと御指導いただいた北大工学部，黒部貞一教授，ならびに電子回路講座のみなさんに深く感謝いたします。

文　　献

(1) 黒　　部；電気四学会北海道支部連合大会（1966），2—26
(2) 黒　　部；電気四学会連合大会　　（1967），1840
(3) 金野・黒部；電気四学会北海道支部連合大会（1967），2—21

昭和42年12月12日受理