

多相パルス発生器の論理設計

今 田 孝 保*
藤 島 豊**

Logical Design of the Multi-Phase Pulse Generator

Takayasu IMADA
Yutaka FUJISIMA

要 旨

本稿は、実験に用いるため作成した多相パルス発生器の設計に際して行なった論理設計と考察を、一般的な論理設計手順としてとりまとめたのでこれを報告するものである。

Synopsis

we tried the Logical Design of the Multi-Phase Pulse Generator for some experimental use. In this paper, we review the General Logical Design Procedure and some investigations about it.

1. 緒 言

多相パルス発生器は、種々のデジタル処理装置において応用の広いものである。

実際の設計においては、単なる例題としての設計の他に、種々の検討の余地がある。

ここでは、論理設計において用いられる手法の実際上の適用を行ない考察をくわえた。

n 相パルス発生器の基本回路は、 m 個のフリップフロップ（以下 FF と書く）と、これらが論理動作するために必要な論理ゲートから構成できる。

m 個の FF は、ある種のカウンタとして設計され、入力としてのクロックパルスに同期して $n(\leq 2^m)$ 個

の状態を遷移し循環するように動作する。 n 相パルス発生器の出力端子は、したがって、FF の n 個の状態に対応して各相パルスを出力するように設計される。

ここでは、3 個の FF を用い、したがって $2^3 = 8$ 相のパルス発生器について論理設計を行なう。

ただし、 n 相の場合（組合せ禁止のある場合も含む）の設計に対しても一般性を失うものではない。

2. カウンタの設計

まず、3 個の FF によるカウンタを順序論理回路として設計する。

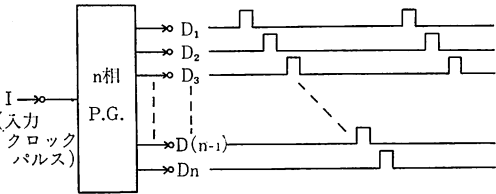
組合せ論理回路は、一般に y_i （出力）が x_r （入力変数）の論理関数として、現在の入力のみによって決まり、

$$y_i = f_i(x_1, x_2, \dots, x_p) \quad (1)$$
$$i = (1, 2, \dots, m)$$

で表わされるのに対して、順序論理回路は回路の内部状態を表わす変数 z_l の関数でもあり、

$$y_i^t = f_i(x_1, x_2, \dots, x_p; z_1, z_2, \dots, z_q)^t \quad (2)$$
$$i = (1, 2, \dots, m)$$

として考えなければならない。ここで、 t はクロック



第 1 図

* 講師 電気工学科
** 助手 //

パルスの第 t ビット・タイムであることを示す。また、内部状態 z_q は 1 ビット前の入力と内部状態の関数であり、

$$z_q^{t+1} = g_q(x_1, x_2, \dots, x_p; z_1, z_2, \dots, z_q)^t \quad (3)$$

第 1 表

行 番 号	t ビットタイム $I^t \ A^t \ B^t \ C^t$				$(t+1)$ ビットタイム $A^{t+1} \ B^{t+1} \ C^{t+1}$		
0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	1
2	0	0	1	0	0	1	0
3	0	0	1	1	0	1	1
4	0	1	0	0	1	0	0
5	0	1	0	1	1	0	1
6	0	1	1	0	1	1	0
7	0	1	1	1	1	1	1
8	1	0	0	0	0	0	1
9	1	0	0	1	0	1	0
10	1	0	1	0	0	1	1
11	1	0	1	1	1	0	0
12	1	1	0	0	1	0	1
13	1	1	0	1	1	1	0
14	1	1	1	0	1	1	1
15	1	1	1	1	0	0	0

$B^t C^t$ $I^t A^t$	00	10	11	01
00				
10			1	
11	1	1		1
01	1	1	1	1

第 2 図

$B^t C^t$ $I^t A^t$	00	10	11	01
00		1	1	
10		1		1
11		1		1
01		1	1	

第 3 図

$B^t C^t$ $I^t A^t$	00	10	11	01
00			1	1
10	1	1		
11	1	1		
01			1	1

第 4 図

Karnaugh 図表、第 2 図～第 4 図を用いて簡単化すると、第(4)式～第(6)式は応用方程式として次のようになる。

$$A^{t+1} = [(\bar{I} \vee \bar{B} \vee \bar{C}) A \vee (I B C) \bar{A}]^t \quad (7)$$

$$B^{t+1} = [(\bar{I} \vee \bar{C}) B \vee (I C) \bar{B}]^t \quad (8)$$

$$C^{t+1} = [(\bar{I}) C \vee (I) \bar{C}]^t \quad (9)$$

これらの各式は、FF の状態変数を Q で代表させると、一般に

$$Q^{t+1} = (g_1 Q \vee g_2 \bar{Q})^t \quad (10)$$

なるブール関数で表わされる。

いま、3 個の FF の状態をそれぞれ A, B, C で表わし、これによるカウンタは、普通に 2 進法で、1, 2, 3, 4, 5, 6, 7, 0, 1, 2, ……と数えるものとし、クロック入力を表わす変数を I とすると、 t および $(t+1)$ ビット・タイムにおける真理値表は第 1 表のようになる。

すなわち、入力 I^t が 0 のときは FF の状態は変わらず、 $I^t=1$ のときはそれぞれ 1 だけカウントをするように FF の状態が変わる。したがって、 $A^{t+1}, B^{t+1}, C^{t+1}$ について論理関数は主加法標準形式で表わすと

$$A^{t+1} = (\bar{I} \bar{A} \bar{B} \bar{C} \vee \bar{I} \bar{A} \bar{B} C \vee \bar{I} \bar{A} B \bar{C} \vee \bar{I} \bar{A} B C \vee I \bar{A} \bar{B} \bar{C} \vee I \bar{A} \bar{B} C \vee I \bar{A} B \bar{C} \vee I \bar{A} B C)^t \quad (4)$$

$$B^{t+1} = (\bar{I} \bar{A} \bar{B} \bar{C} \vee \bar{I} \bar{A} \bar{B} C \vee \bar{I} \bar{A} B \bar{C} \vee \bar{I} \bar{A} B C \vee I \bar{A} \bar{B} \bar{C} \vee I \bar{A} \bar{B} C \vee I \bar{A} B \bar{C} \vee I \bar{A} B C)^t \quad (5)$$

$$C^{t+1} = (\bar{I} \bar{A} \bar{B} \bar{C} \vee \bar{I} \bar{A} \bar{B} C \vee \bar{I} \bar{A} B \bar{C} \vee \bar{I} \bar{A} B C \vee I \bar{A} \bar{B} \bar{C} \vee I \bar{A} \bar{B} C \vee I \bar{A} B \bar{C} \vee I \bar{A} B C)^t \quad (6)$$

の形式をもつものである。ここで

$$\left. \begin{aligned} Q=A \text{ のとき } g_1 &= \bar{I} \vee \bar{B} \vee \bar{C}, \quad g_2 = I B C \\ Q=B \text{ のとき } g_1 &= \bar{I} \vee \bar{C}, \quad g_2 = I C \\ Q=C \text{ のとき } g_1 &= \bar{I}, \quad g_2 = I \end{aligned} \right\} \quad (11)$$

また、一方、 Q で表わされる FF として、RS フリップフロップを用いることにするとその特性方程式は、第 2 表 (X は組合せ禁止を示す) から

$$\left. \begin{aligned} Q^{t+1} &= (\bar{R} \bar{S} Q \vee R S)^t = (S \vee \bar{R} Q)^t \\ (R S)^t &= 0 \end{aligned} \right\} \quad (12)$$

第2表 RS-FF の真理値表

R^t	S^t	Q^{t+1}
0	0	Q^t
0	1	1
1	0	0
1	1	X

したがって、カウンタの動作論理関数である応用方程式の第(10)式と、これを実現する FF の特性方程式である第(12)式とから、 g_1, g_2, Q の関数として R および S を解けばよい。

$$\left. \begin{aligned} Q^{t+1} &= (g_1 Q \vee g_2 \bar{Q})^t = (S \vee \bar{R} Q)^t \\ (RS)^t &= 0 \end{aligned} \right\} \quad (13)$$

とにおいて、これを真理値表を用いて解くと、第3表のようになる。

第3表 R, S の真理値表

行番号	g_1	g_2	Q	$g_1 Q \vee g_2 \bar{Q} = (S \vee \bar{R} Q)$	R	S
0	0	0	0	0	a_0	0
1	0	0	1	0	1	0
2	0	1	0	1	0	1
3	0	1	1	0	1	0
4	1	0	0	0	a_4	0
5	1	0	1	1	0	a_5
6	1	1	0	1	0	1
7	1	1	1	1	0	a_7

a_i は、任意論理定数と呼ばれ 0 または 1 のいずれでもよい。

これから、 R, S についての主加法標準形式は、

$$R = a_0 \bar{g}_1 \bar{g}_2 \bar{Q} \vee \bar{g}_1 \bar{g}_2 Q \vee \bar{g}_1 g_2 Q \vee a_4 g_1 \bar{g}_2 \bar{Q} \quad (14)$$

$$S = \bar{g}_1 g_2 \bar{Q} \vee a_5 g_1 \bar{g}_2 Q \vee g_1 g_2 \bar{Q} \vee a_7 g_1 g_2 Q \quad (15)$$

この場合、 $a_0 = a_4 = a_5 = a_7 = 0$ のとき最も簡単で

$$R = \bar{g}_1 \bar{g}_2 Q \vee \bar{g}_1 g_2 Q = \bar{g}_1 Q \quad (16)$$

$$S = \bar{g}_1 g_2 \bar{Q} \vee g_1 g_2 \bar{Q} = g_2 \bar{Q} \quad (17)$$

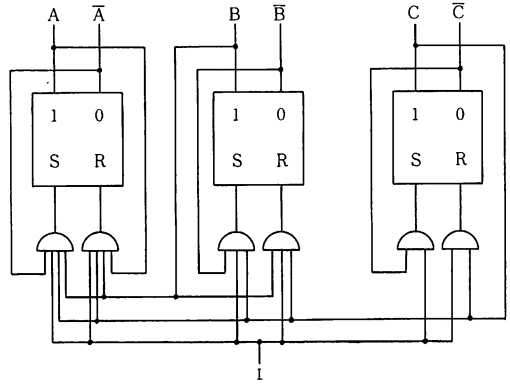
となる。したがって、第(11)式から

$$\left. \begin{aligned} R_A &= (\bar{I} \vee \bar{B} \vee \bar{C}) A = IBCA \\ S_A &= IBC\bar{A} \end{aligned} \right\} \quad (18)$$

$$\left. \begin{aligned} R_B &= (\bar{I} \vee \bar{C}) B = ICB \\ S_B &= ICB\bar{B} \end{aligned} \right\} \quad (19)$$

$$\left. \begin{aligned} R_C &= IC \\ S_C &= I\bar{C} \end{aligned} \right\} \quad (20)$$

これらにしたがって回路図を書くと第5図のようである。



第5図

3. 8相パルス発生器の論理設計

2. カウンタの設計においては、0, 1, 2, 3, 4, 5, 6, 7, 0, 1, ……と2進で数える普通のカウンタを一般的に設計する手順を示したが、多相パルス発生器に用いるカウンタは、数をカウントすること自体が主たる目的ではなく、入力クロックにしたがって FF 群のとり得る状態を1つずつ遷移するものであればよい。

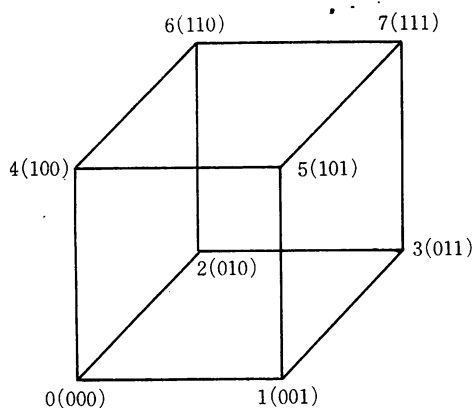
このような場合、FF 群の動作を安定に誤動作を少なくするような設計をすることが好ましい。すなわち、上記のように普通のカウンタの状態遷移においては、第4表に示したように、

第4表

カウント	0	1	2	3	4	5	6	7	0	1
A	0	1	0	1	0	1	0	1	0	1
B	0	0	1	1	0	0	1	1	0	0
C	0	0	0	0	1	1	1	1	0	0
ハミング距離	1	2	1	3	1	2	1	3	1	

ハミング距離が2および3となる状態遷移のところ、で2個および3個の FF が、同時に動作することになる。

一般に、このような論理設計の結果は、誤動作を少なくするうえで検討されなければならない。ここでは、1つの状態遷移において1個の FF が動作すればよいから、全体の動作を確実、安定にする意味でハミング距離が全て1になるようにカウンタを設計することを考える。



第6図

第6図の Hasse 線図において、ハミング距離が1であるようなカウントの仕方は、可逆を含めて次のように12通りである。

$$\left. \begin{array}{l} 0 \leftrightarrow 1 \leftrightarrow 3 \leftrightarrow 2 \leftrightarrow 6 \leftrightarrow 7 \leftrightarrow 5 \leftrightarrow 4 \leftrightarrow 0 \\ 0 \leftrightarrow 1 \leftrightarrow 5 \leftrightarrow 4 \leftrightarrow 6 \leftrightarrow 7 \leftrightarrow 3 \leftrightarrow 2 \leftrightarrow 0 \\ 0 \leftrightarrow 2 \leftrightarrow 3 \leftrightarrow 1 \leftrightarrow 5 \leftrightarrow 7 \leftrightarrow 6 \leftrightarrow 4 \leftrightarrow 0 \\ 0 \leftrightarrow 2 \leftrightarrow 6 \leftrightarrow 4 \leftrightarrow 5 \leftrightarrow 7 \leftrightarrow 3 \leftrightarrow 1 \leftrightarrow 0 \\ 0 \leftrightarrow 4 \leftrightarrow 5 \leftrightarrow 1 \leftrightarrow 3 \leftrightarrow 7 \leftrightarrow 6 \leftrightarrow 2 \leftrightarrow 0 \\ 0 \leftrightarrow 4 \leftrightarrow 6 \leftrightarrow 2 \leftrightarrow 3 \leftrightarrow 7 \leftrightarrow 5 \leftrightarrow 1 \leftrightarrow 0 \end{array} \right\}$$

$I^t A^t \backslash B^t C^t$	00	10	11	01
00				
10	1		1	
11	1		1	
01	1	1	1	1

第7図

$I^t A^t \backslash B^t C^t$	00	10	11	01
00		1	1	
10		1	1	
11	1	1		
01		1	1	

第8図

$I^t A^t \backslash B^t C^t$	00	10	11	01
00			1	1
10		1	1	
11			1	1
01			1	1

第9図

この場合、 A^{t+1} , B^{t+1} , C^{t+1} についての Karnaugh 図表は、第7図～第9図に示すようになるから、これらを用いて簡単化した結果、応用方程式は、各々次式のようになる。

$$A^{t+1} = (\bar{I}A \vee IBC \vee I\bar{B}\bar{C})^t \quad (21)$$

$$B^{t+1} = (\bar{A}B \vee \bar{I}B \vee I\bar{A}\bar{C})^t \quad (22)$$

$$C^{t+1} = (AC \vee \bar{I}C \vee I\bar{A}B)^t \quad (23)$$

これらの式は、しかしながら第(10)式のような応用方程式の一般的形式をもっていない。

次の式（ここでも FF は RS フリップフロップを用いるものとして、第(13)式から）

たとえば、ここでは、0, 4, 6, 2, 3, 7, 5, 1, 0 の場合について設計してみる。第1表に対応する真理値表は第5表のようになる。

第5表

I^t	A^t	B^t	C^t	A^{t+1}	B^{t+1}	C^{t+1}
0	0	0	0	0	0	0
0	1	0	0	1	0	0
0	1	1	0	1	1	0
0	0	1	0	0	1	0
0	0	1	1	0	1	1
0	1	1	1	1	1	1
0	1	0	1	1	0	1
0	0	0	1	0	0	1
1	0	0	0	1	0	0
1	1	0	0	1	1	0
1	1	1	0	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	1	1
1	1	1	1	1	0	1
1	1	0	1	0	0	1
1	0	0	1	0	0	0

$$A^{t+1} = (S_A \vee \bar{R}_A A)^t \quad (24)$$

$$B^{t+1} = (S_B \vee \bar{R}_B B)^t \quad (25)$$

$$C^{t+1} = (S_C \vee \bar{R}_C C)^t \quad (26)$$

$$(R_i S_i)^t = 0, (i = A, B, C) \quad (27)$$

を連立させて、これらを R_i , S_i , について真理値表を用いて解くと、第6表のようになる。

これから、全ての任意論理定数 a_i , b_i , c_i , を0とおいたときの解は

$$S_A = I\bar{A}(\bar{B}\bar{C} \vee BC) \quad (28)$$

$$R_A = I A (\overline{BC} \vee \overline{BC}) \quad (29)$$

$$S_C = I \overline{A} \overline{B} \overline{C} \quad (32)$$

$$S_B = I A \overline{B} \overline{C} \quad (30)$$

$$R_C = I \overline{A} \overline{B} C \quad (33)$$

$$R_B = I A B C \quad (31) \quad \text{のように求められる。}$$

第 6 表—1

	I^t	A^t	B^t	C^t	$(\overline{I}A)^t$	$(IBC)^t$	$(I\overline{B}\overline{C})^t$	A^{t+1}	S_A	R_A
0	0	0	0	0	0	0	0	0	0	a_0
1	0	0	0	1	0	0	0	0	0	a_1
2	0	0	1	0	0	0	0	0	0	a_2
3	0	0	1	1	0	0	0	0	0	a_3
4	0	1	0	0	1	0	0	1	a_4	0
5	0	1	0	1	1	0	0	1	a_5	0
6	0	1	1	0	1	0	0	1	a_6	0
7	0	1	1	1	1	0	0	1	a_7	0
8	1	0	0	0	0	0	1	1	1	0
9	1	0	0	1	0	0	0	0	0	a_9
10	1	0	1	0	0	0	0	0	0	a_{10}
11	1	0	1	1	0	1	0	1	1	0
12	1	1	0	0	0	0	1	1	a_{12}	0
13	1	1	0	1	0	0	0	0	0	1
14	1	1	1	0	0	0	0	0	0	1
15	1	1	1	1	0	1	0	1	a_{15}	0

$$S_A = I \cdot \overline{A} (\overline{BC} + BC) \Rightarrow D_1 + D_5$$

$$R_A = I \cdot A (\overline{BC} + \overline{BC}) \Rightarrow D_7 + D_3$$

第 6 表—2

	I^t	A^t	B^t	C^t	$(\overline{A}B)^t$	$(\overline{I}B)^t$	$(I\overline{A}C)^t$	B^{t+1}	S_A	R_A
0	0	0	0	0	0	0	0	0	0	b_0
1	0	0	0	1	0	0	0	0	0	b_1
2	0	0	1	0	1	1	0	1	b_2	0
3	0	0	1	1	1	1	0	1	b_3	0
4	0	1	0	0	0	0	0	0	0	b_4
5	0	1	0	1	0	0	0	0	0	b_5
6	0	1	1	0	0	1	0	1	b_6	0
7	0	1	1	1	0	1	0	1	b_7	0
8	1	0	0	0	0	0	0	0	0	b_8
9	1	0	0	1	0	0	0	0	0	b_9
10	1	0	1	0	1	0	0	1	b_{10}	0
11	1	0	1	1	1	0	0	1	b_{11}	0
12	1	1	0	0	0	0	1	1	1	0
13	1	1	0	1	0	0	0	0	0	b_{13}
14	1	1	1	0	0	0	1	1	b_{14}	0
15	1	1	1	1	0	0	0	0	0	1

$$S_B = I A \overline{B} \overline{C} \Rightarrow D_2$$

$$R_B = I A B C \Rightarrow D_6$$

第 6 表—3

	I^t	A^t	B^t	C^t	$(AC)^t$	$(\bar{I}C)^t$	$(\bar{I}AB)^t$	C^{t+1}	S_c	R_c
0	0	0	0	0	0	0	0	0	0	c_0
1	0	0	0	1	0	1	0	1	c_1	0
2	0	0	1	0	0	0	0	0	0	c_2
3	0	0	1	1	0	1	0	1	c_3	0
4	0	1	0	0	0	0	0	0	0	c_4
5	0	1	0	1	1	1	0	1	c_5	0
6	0	1	1	0	0	0	0	0	0	c_6
7	0	1	1	1	1	1	0	1	c_7	0
8	1	0	0	0	0	0	0	0	0	c_8
9	1	0	0	1	0	0	0	0	0	1
10	1	0	1	0	0	0	1	1	1	0
11	1	0	1	1	0	0	1	1	c_{11}	0
12	1	1	0	0	0	0	0	0	0	c_{12}
13	1	1	0	1	1	0	0	1	c_{13}	0
14	1	1	1	0	0	0	0	0	0	c_{14}
15	1	1	1	1	1	0	0	1	c_{15}	0

$$S_c = I \bar{A} \bar{B} \bar{C} \Rightarrow D_4$$

$$R_c = I \bar{A} \bar{B} C \Rightarrow D_8$$

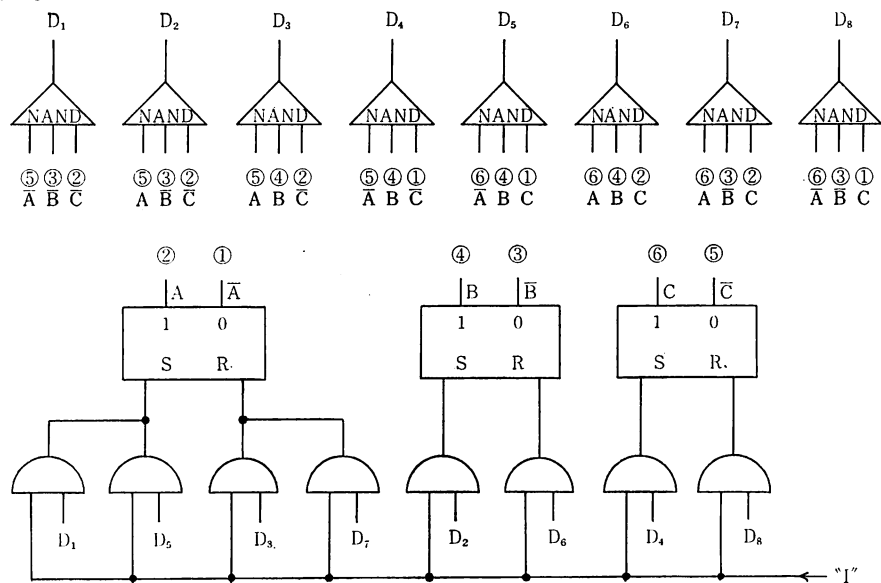
次に、このとき、各相出力端子を $D_1, D_2, D_3, \dots, D_8$ として出力論理関数を求めると、組合せ論理回路の設計を第 7 表により行なえば簡単に

$$\left. \begin{aligned} D_1 &= I \bar{A} \bar{B} \bar{C}, D_2 = I A \bar{B} \bar{C}, D_3 = I A B \bar{C}, D_4 = I \bar{A} B \bar{C} \\ D_5 &= I \bar{A} B C, D_6 = I A B C, D_7 = I A \bar{B} C, D_8 = I \bar{A} B C \end{aligned} \right\} \text{③④}$$

のようになる。

第 7 表

A	B	C	D_1	D_2	D_3	D_4	D_5	D_6	D_7	D_8
0	0	0	1	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	0	0	0
1	1	0	0	0	1	0	0	0	0	0
0	1	0	0	0	0	1	0	0	0	0
0	1	1	0	0	0	0	1	0	0	0
1	1	1	0	0	0	0	0	1	0	0
1	0	1	0	0	0	0	0	0	1	0
0	0	1	0	0	0	0	0	0	0	1



第 10 図

これと第(28)式～第(33)式を比較すると、

$$S_A = D_1 \vee D_5, \quad R_A = D_3 \vee D_7 \quad (35)$$

$$S_B = D_2, \quad R_B = D_6 \quad (36)$$

$$S_C = D_4, \quad R_C = D_8 \quad (37)$$

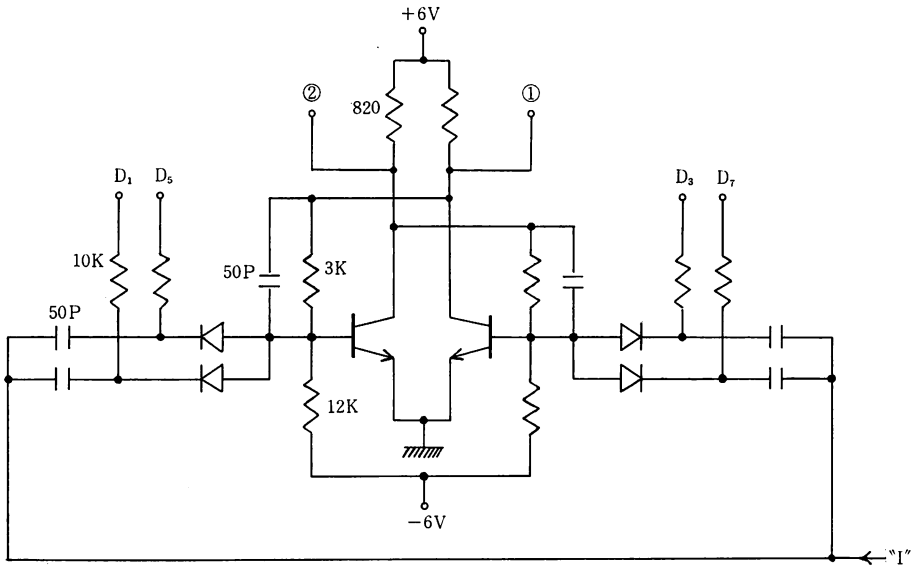
となる。また、こうすることによって、各出力ゲートを、FF の S および R 入力端子への *Buffer* ゲー

トとして利用することができる。

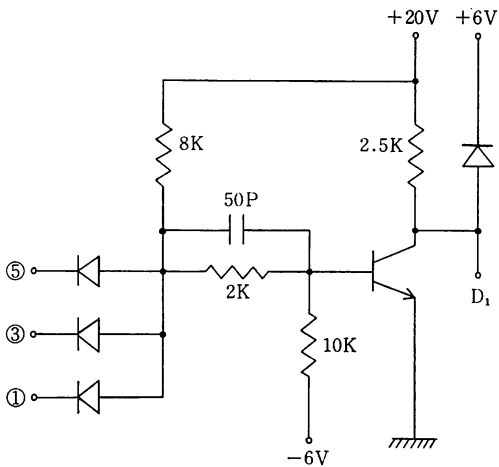
以上の設計結果にしたがって、第(34)式～第(37)式を論理回路にすると第10図のようになる。

4. 実 験

一応の動作実験として、RS フリップフロップとしては、第11図の回路、NAND ゲートとして第12図の回路を用いて構成した。



第 11 図



第 12 図

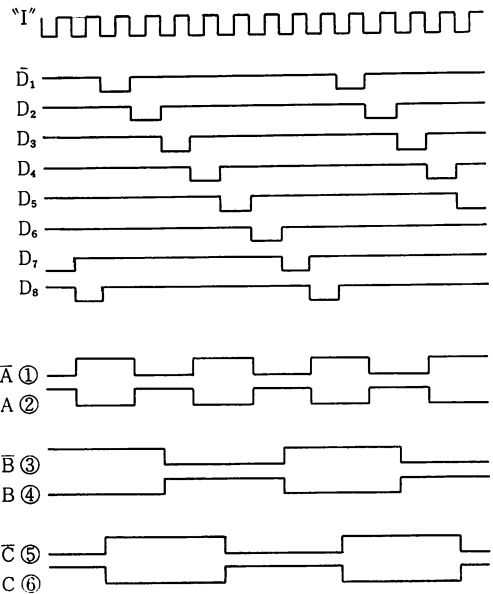


表 13 図

クロックパルスと $D_1 \sim D_8$ においては

$$“1” = 0(V)$$

$$“0” = +6(V)$$

カウンタにおいては

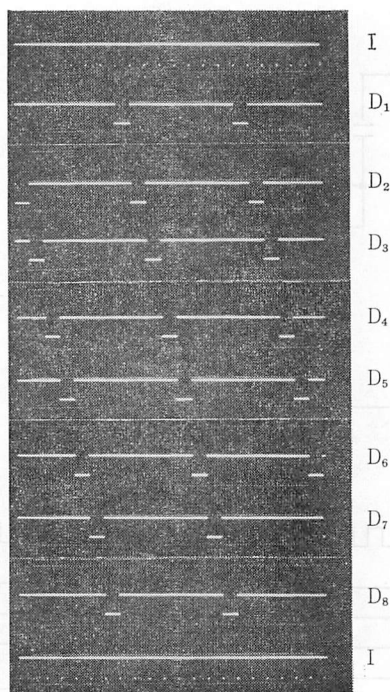
$$“1” = +6(V)$$

$$“0” = 0(V)$$

である。第 13 図はタイムチャートとして載せた。

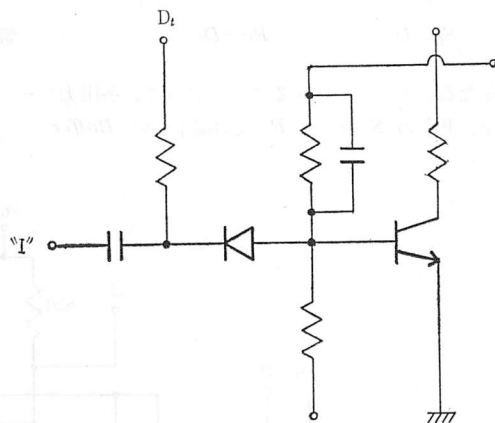
設計通りの出力が観測され、写真に示してある。

第 11 図における (FF) をトリガする AND 回路



写 真

は第 14 図のようなものであって D_i で働くものではなく、 D_{i+1} の初めで働くものである (タイムチャート参照)。



第 14 図

周波数動作範囲を調べてみると、クロックパルス入力のくり返し周波数 100 Hz ~ 1.0 MHz までに対して十分安定に動作することが確認された。

5. 結 言

筆者らは、情報通信工学における基礎実験のために信号波形のデジタル処理系を試作しているが、そのなかで、いろいろな目的に適用できる、多相パルス発生器が必要とされた。今回、論理設計にもとづいて、これを完成させることができたのでここに報告した。

ここで設計した 8 相パルス発生器は、逐次比較形 AD 変換器や信号分配器に实际的に適用できるものである。

実験の結果、所望のものが得られたので、今後、これを用いて、又その他の構成部分についても、ここで用いた論理設計の手法を適用して実験計画を進めていく所存である。 (昭和 48 年 11 月 30 日受理)